

2024

赛题形式:

任务一: 运算放大器设计 (权重系数0.9)

设计要求:

CMOS

0.18um

1 EDA

2 DRC LVS

3

指标要求:

	/		
1	/	-40~+85	
2	/V	1.5~1.9	
3	/V	$>0.5(V_{CC}-V_{SS})$	VCC-VSS
4		$>0.8(V_{CC}-V_{SS})$	VCC-VSS
5	/dB	$>70\text{dB}$	
6	/MHz	$>4\text{MHz}$	CL=10pF 0dB
7	PM /	>60	0dB
8	/uA	20~50	
9	PSRR /dB	$>70\text{dB}$	
10	CMR /dB	$>60\text{dB}$	
11	SR V/us	$>2\text{V/us}$	CL=10pF

评分标准:

1 20

2 40

3 30 DRC LVS

4

10

任务二：高速低功耗 SAR 模数转换器 (ADC) 设计 (权重系数1.0)

设计要求：

ADC

ADC

ADC 8 bit

20MHz

ADC

1 : EDA ADC

2 : ADC DRC

LVS

3 :

指标要求：

	/		
1	/M\$/s	20	
2	/bit	8	
3	ENCB@Nyq/bit	7.5	Fi n=1MHz
4	SFDR@Nyq/dB	55	Fi n=1MHz
5	/mW	5	
6	DNL NL/LSB	<1/<1.5	
7	AVDD/V	1.8	

评分标准：

1 20 SAR ADC

2 40

3 30 DRC LVS

4 10

任务三：与或非门（AOI）标准单元设计（仅限高职生）

设计要求：

			AOI	
CMOS 0.18um				
1		EDA		AOI
			10fF	
2		AOI		DRC
	LVS			
3				

指标要求：

	/		
1	/	25	
2	/V	1.8	
3	/um	0.5	
4	/um	4.0	
5	/um ²	<100	

评分标准：

1	20	
2	40	
3	30	DRC LVS
4	10	

赛题选择说明：

EDA CMOS 0.18um

初赛作品提交:

PPT

Schematic

Simulation Result Layout DRC/LVS Report PEX Result